

## **Реферат**

магістерської атестаційної роботи

на тему:

“Дослідження алгоритмів роботи з розрідженими матрицями в середовищі CUDA”

Горбика Олександра Вікторовича

### **Актуальність роботи**

Швидкість роботи алгоритмів з розрідженими матрицями є критичною для багатьох прикладних програм, зокрема для схемотехнічних пакетів, що працюють з матрицями великих розмірів і малою величиною заповнення. Операція множення розрідженої матриці на вектор-стовпець лежить в основі багатьох алгоритмів, характерних для моделювання і аналізу роботи електронних схем. В роботі з розрідженими матрицями явно виражений паралелізм по даним – обробка масиву елементів може відбуватись незалежно. Для ефективного використання закладеного паралелізму доцільно використовувати масивно-паралельні архітектури графічних карт.

Технологія CUDA надає потужній і зручний інтерфейс для обчислень загального призначення на графічних картах. З метою прискорення роботи алгоритмів необхідно враховувати особливості форматів представлення розріджених матриць та самої архітектури. На практиці використання CUDA дає прискорення окремих алгоритмів в 10-30 разів. Тому розробка та дослідження ефективних методів використання обчислювальних потужностей, зокрема, CUDA є досить актуальною проблемою.

### **Ціль роботи**

Метою роботи є розробка алгоритмів роботи з розрідженими матрицями з використанням технології обчислень загального призначення на графічних картах CUDA та дослідження можливості використання прискорених реалізацій алгоритмів для прикладних програм схемо технічного моделювання.

### **Задачі, що розв'язуються в роботі**

1. Дослідження особливостей роботи з масивно-паралельною архітектурою CUDA.
2. Дослідження можливості прискорення основних алгоритмів роботи з розрідженими матрицями з використанням технології CUDA.
3. Реалізація алгоритму множення розрідженої матриці на вектор на стороні графічного прискорювача для форматів DIA, ELL, COO, CSR та ALLTED.
4. Реалізація методу вирішення розрідженої системи лінійних алгебраїчних рівнянь на стороні графічного прискорювача.
5. Дослідження можливості використання реалізацій алгоритмів для прикладних програм.

### **Досягнуті результати**

Розв'язавши задачі, що поставлені в роботі, автор захищає:

1. результати дослідження особливостей роботи з масивно-паралельною архітектурою CUDA;
2. результати дослідження можливості прискорення основних алгоритмів роботи з розрідженими матрицями з використанням технології CUDA;
3. реалізації алгоритмів множення розрідженої матриці на вектор на стороні графічного прискорювача для форматів DIA, ELL, COO, CSR та ALLTED;
4. реалізацію ітераційного методу вирішення розрідженої системи лінійних алгебраїчних рівнянь на стороні графічного прискорювача;
5. результати дослідження можливості використання реалізацій алгоритмів для прикладних програм.

## **Наукова новизна роботи**

Наукова новизна роботи полягає в тому, що:

1. дослідженні основні особливості роботи з технологією CUDA та виявленні можливості її використання в схемотехнічних пакетах;
2. досліджено вплив вибору формату представлення розріджених матриць на швидкість роботи алгоритмів роботи з ними. Розроблено програмний модуль для тестування роботи основних алгоритмів роботи з розрідженими матрицями в середовищі CUDA;
3. математична модель взаємодії GPU та CPU;
4. розроблено функцію ядра для запуску на графічній карті, яка займається множенням матриці на вектор формату, що використовує ППП ALLTED.

## **Практична цінність роботи**

Практична цінність роботи полягає в тому, що:

1. експериментально досліджена та доведена ефективність використання середовища CUDA для прикладних пакетів схемотехнічного моделювання;
2. експериментально досліджена реалізація множення матриці на вектор формату, що використовує ППП ALLTED.

## **Висновки**

1. Досліджено особливості роботи з масивно-паралельною архітектурою CUDA. Розглянуто основні проблеми, що пов'язані з ефективним використанням графічного обладнання.
2. Досліджено можливості прискорення основних алгоритмів роботи з розрідженими матрицями з використанням технології CUDA.

3. Реалізовано алгоритми множення розрідженої матриці на вектор на стороні графічного прискорювача для форматів DIA, ELL, COO, CSR та ALLTED. Досліджено проблему використання вказаних форматів на стороні графічної карти.

4. Реалізовано ітераційний метод вирішення розрідженої системи лінійних алгебраїчних рівнянь на стороні графічного прискорювача. Проведено аналіз його виконання та оптимізовані витрати на пересилку даних.

5. Досліджено можливість використання реалізацій алгоритмів для прикладних програм, зокрема, в пакеті схемотехнічного моделювання ALLTED з використанням експортованої моделі Ansys.

Робота містить 160 с., 23 рисунки, 7 таблиць, 29 джерел.

Ключові слова: МАССИВНО-ПАРАЛЛЕЛЬНА АРХІТЕКТУРА, РОЗРІДЖЕНА МАТРИЦЯ, CUDA, ОБЧИСЛЕННЯ ЗАГАЛЬНОГО ПРИЗНАЧЕННЯ НА ГРАФІЧНИХ КАРТАХ.